

- DESCRIPCION DE TERMINALES DE KANALOG -

(Traducido por Ing. Franco Viles Astorquiza)

- TERMINALES DE CONECTORES (Vista general):

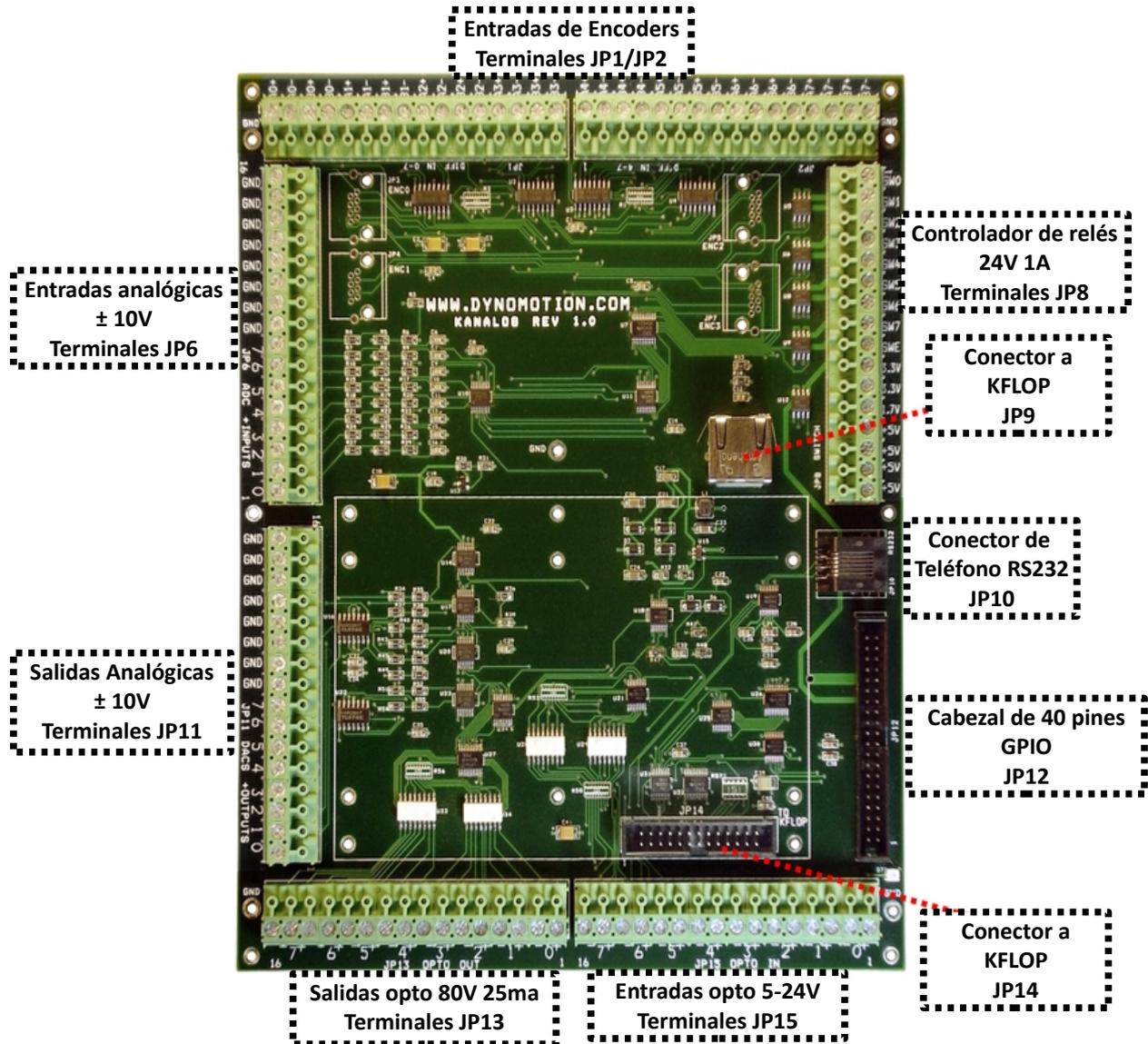


FIG. 1.

- JP1 / JP2. Entradas diferenciales (Resolvers o encoders):

Kanalog tiene 16 Entradas Receptoras Diferenciales (pines JP1 de 1 al 16; JP2 de 1 a 16)). Kanalog convierte las señales diferenciales en señales LVTTTL y las pasa a los pines de E / S Kflop existentes.

JP1 convierte 8 de las señales y las conecta a los bits de E / S de Kflop 0-7 (Kflop JP7 Pines 7-14) que son los 4 canales de entrada del codificador A / B de Kflop.

JP2 convierte 8 de las señales y las conecta a los bits de E / S Kflop 36-43 (Kflop JP5 Pins 1-8) que son pines de E / S de uso general.

Normalmente hasta 4 señales A / B del codificador están conectadas a JP1 y las entradas de

índice Z están conectadas a JP2.

Estas entradas diferenciales están moderadamente amortiguadas con una resistencia interna de 470 ohmios conectada a través de las entradas + a -. Si se requiere una terminación adicional, se puede conectar una resistencia externa. (Ver Fig. 2)

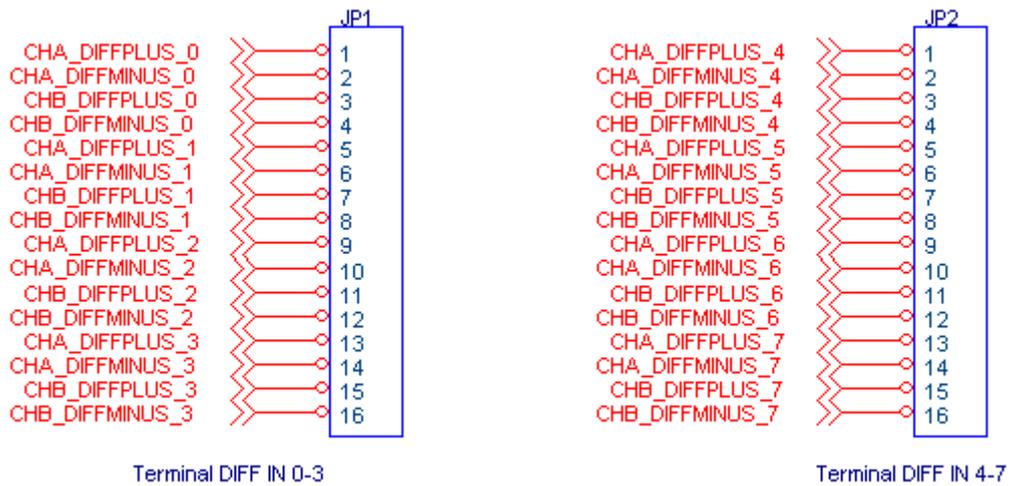


FIG. 2.

- JP6. Entradas analógicas +/- 10V:

Se suministran ocho (8) entradas analógicas de +/- 10V (pines 1 al 8). Éstas se asignan y se hacen referencia como entradas ADC 0-7 para propósitos de configuración de Kflop. La impedancia de entrada es de aproximadamente 100K ohmios.

Se suministran ocho (8) terminales de tierra. Kanalog tiene un único plano de tierra, por lo que por este motivo, pueden utilizarse como cualquier conexión de tierra digital o analógica. (Ver Fig.3)

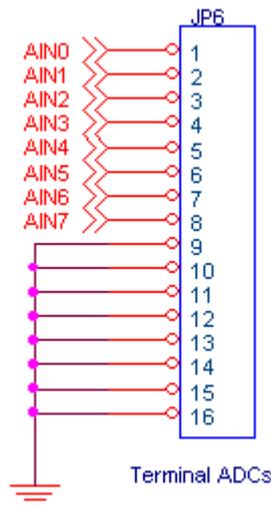


FIG. 3.

- JP8. Salidas conmutadas FET(controladores de relé)- watchdog - salidas de potencia :

- Kanalog suministra ocho salidas conmutadas (8) para relés de 24V @ 1Amp (pines 1 al 8). Las salidas de conmutador FET están disponibles en Kanalog mapeadas como bits de salida 152-159. Cuando se activan (comprobado o con estado "1") los interruptores FET hacen una conexión a tierra. Normalmente, una carga, tal como una bobina de relé, está conectada entre una fuente apropiada + y una entrada de interruptor. Por lo tanto, cuando el Interruptor hace una conexión a masa, la carga se energiza.

¡Precaución! .Las cargas inductivas DEBEN tener un diodo inverso conectado en paralelo con la carga para evitar una chispa de alta tensión cuando se abre el interruptor. Si se permite una trayectoria de corriente de recirculación en cualquier bobina inductiva, como un relé, un solenoide o un motor, se puede causar un daño permanente.

También está disponible una salida de conmutador FET de activación o vigilancia (24V @ 1Amp) (pin 9). Este interruptor conduce después de que Kflop se encienda, activa el generador +/- 15V y empieza a comunicarse con la placa. Se recomienda que esta salida de interruptor se use una de las condiciones para habilitar la alimentación del sistema principal para motores y otros dispositivos.

Dos (2) terminales de + 3.3V están disponibles para alimentar circuitos externos de baja corriente (<100ma) (pines 10, 11).

Se dispone de una corriente de polarización de baja corriente de 1,7V. En el pin 12. Vea el circuito abajo:

(4) salidas de +5V están disponibles para alimentar circuitos externos de baja corriente (<100ma) como codificadores (pines 13 al 16). Normalmente + 5V se aplica a Kflop JR1 (conector Molex de 4 pines) y pasa a través del conector de cinta a Kanalog. Sin embargo también es posible alimentar + 5V en el sistema a través de estos terminales. Si la alimentación de +5V alimenta tanto en Kflop como a Kanalog, la misma fuente + 5V debe estar conectada a ambos.

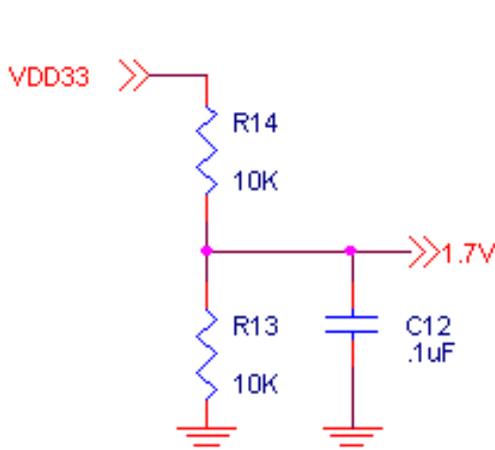
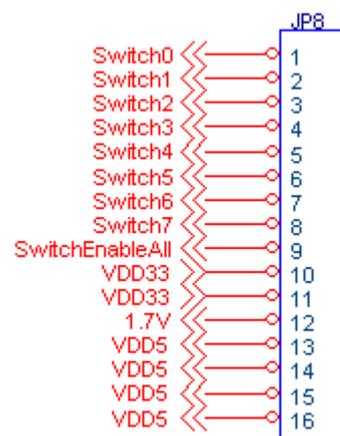


FIG. 4.



Terminal Relay Drivers/Power

FIG. 5.

JP9 - Señales Diferenciales 8-15 a Kflop:

La segunda (8) de las 16 señales diferenciales pasan a través de Kflop a través de este conector. Si solo se usan los primeros 8 diferenciales, entonces este conector no es necesario y las 8 entradas Kflop pueden usarse para algún otro propósito.

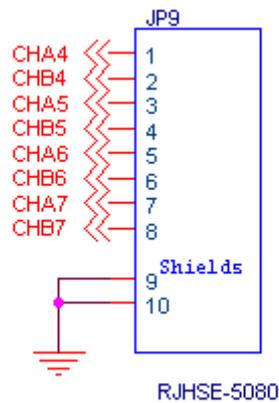


FIG. 6.

-JP10. RS232:

El conector de teléfono JP10 de 6 contactos proporciona conectividad RS232 de 3 hilos. JP10 Pin3 se utiliza para transmitir datos de Kanalog. JP10 Pin 4 se utiliza para recibir datos entrando en Kanalog. Los datos de recepción se convierten a LVTTTL y se encaminan a un bit de E / S Kflop # 44. Datos de LVTTTL El bit de E / S Kflop # 45 se pasa a través del controlador RS232 y saca el pin de Transmisión. Este conector de enchufe de teléfono está diseñado para ser compatible con la línea PLC de Automation Direct utilizando un cable telefónico cruzado.

Nota: Nuestra numeración de pin out puede diferir de la mayoría de los estándares. El pin 1 en la placa es el pin más cercano a JP8.

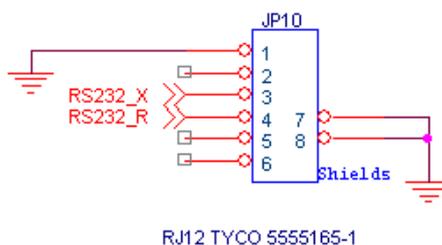


FIG. 7.

- JP11. Salidas Analógicas +/- 10V :

(8) se proporcionan salidas analógicas de +/- 10V. Éstos se asignan y se hacen referencia como salidas DAC 0-7 para propósitos de configuración de Kflop. La impedancia de salida es

de aproximadamente 2K ohmios.

(8) terminales de tierra. Kanalog contiene un único plano de tierra sólido, por lo que estos motivos pueden utilizarse como cualquier conexión de tierra digital o analógica.

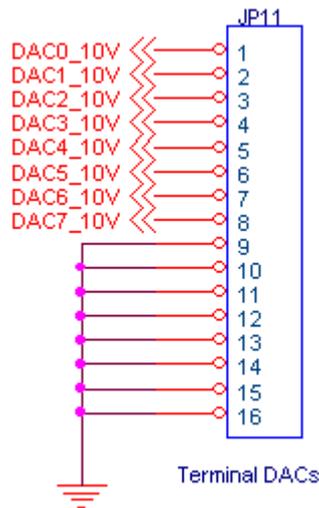


FIG. 8.

- **JP12. Entradas de uso general, Salidas, Entrada analógica de bajo nivel, Fuentes...**

JP12 es un conector IDC estándar de 40 pines.

(8) 3.3V Se proporcionan entradas LVTTTL (SDIN0 - SDIN7) asignadas como bits de entrada Kanalog # 128-135. Las entradas son de diodo sujetado a 3.3V.

Nota: Para conectar señales de 5V se requiere una resistencia serie externa de 200ohm.

(8) 3.3V LVTTTL Se proporcionan salidas (OUT 0 - OUT_7) mapeadas como bits de salida Kanalog # 160-167.

Los canales ADC 0-3 tienen entradas internas de bajo voltaje expuestas como señales IN0-IN3. En lugar de conducir las entradas de terminales normales con un rango de voltaje de +/- 10V. Los pines INx pueden ser accionados con señales de baja tensión (0V - 3V) con una impedancia de entrada de ~ 10K ohmios. Esto puede permitir una mayor resolución con señales de baja tensión. Debe tenerse precaución ya que son entradas de señal desprotegidas de bajo voltaje.

+/- 15V del generador DC-DC interno está disponible en los pines V15 (+ 15V) y VM15 (-15V). 70ma está disponible para uso externo para cada suministro.

ENABLE_ALL es el equivalente LVTTTL de la salida FET SwitchEnableAll si se desea un nivel lógico en lugar de la salida FET SWITCH.

Un conmutador FET adicional de 24V 1Amp está disponible con una compuerta expuesta. Conduzca la señal FET_MISC_GATE a 3.3v para activar la salida FET (SwitchMisc).

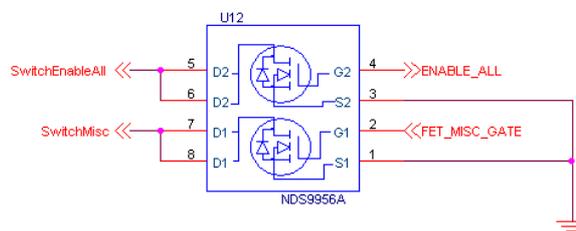


FIG. 9.

+ 3.3V y + 5V están disponibles en este conector. + 3.3V está disponible sólo como salida (regulada desde + 5V). + 5V es común a todas las señales de + 5V y puede ser utilizado como entrada o salida.

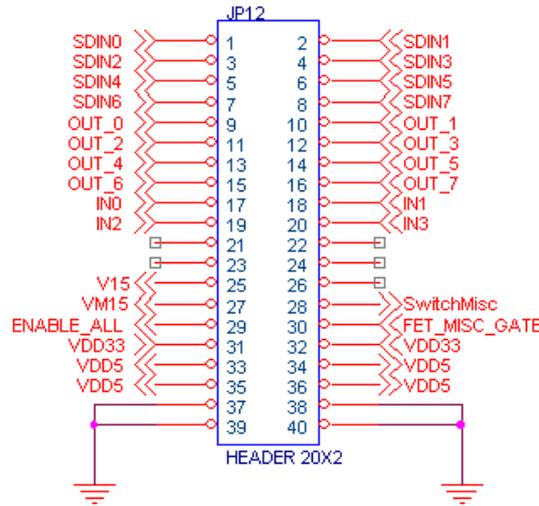


FIG. 10.

- JP13. Salidas Opto :

(8) se proporcionan salidas ópticamente aisladas totalmente aisladas e independientes. Los transistores de salida óptica están dimensionados para un voltaje máximo de 80V y llevarán hasta 25ma de corriente.

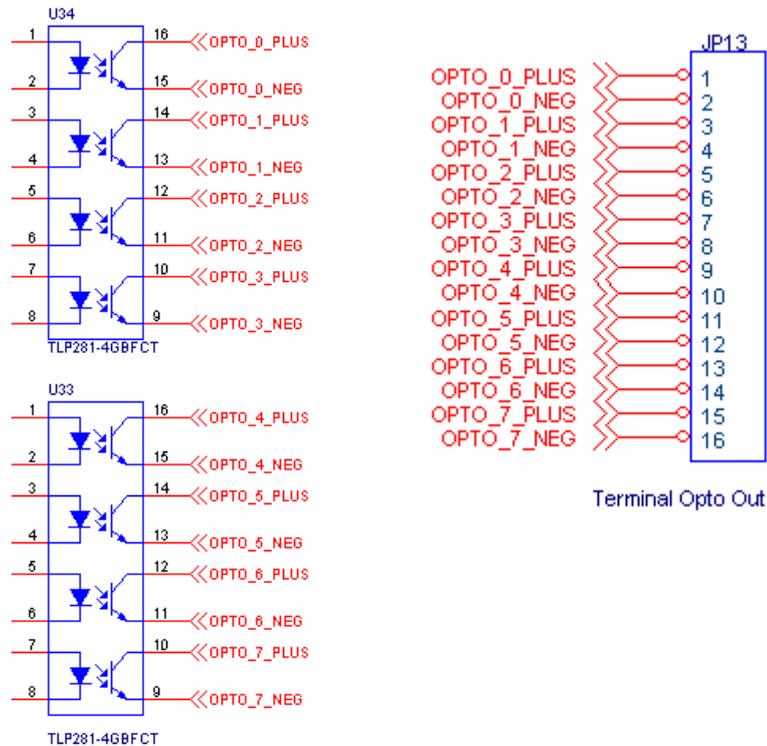


FIG. 11.

- JP14. Kflop :

Esta es la conexión principal entre Kflop y Kanalog y debe consistir en un corto de 26 pines one-one cable de cinta.

Los datos analógicos y digitales pasan a través de este cable en forma de serie. Las primeras 8 señales diferenciales pasan al Kflop en forma paralela.

Ninguna de estas señales debe ser utilizada por el Usuario.

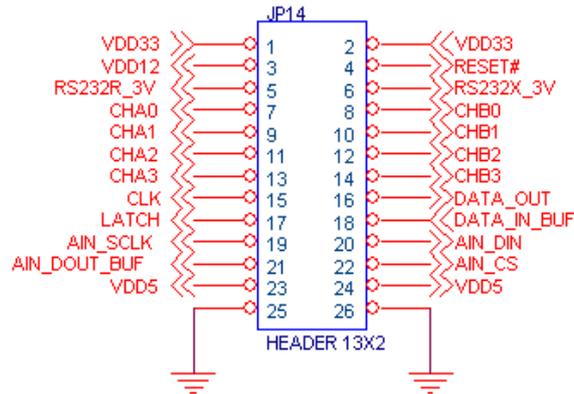


FIG. 11.

- JP15. Entradas opto :

(8) se proporcionan entradas aisladas ópticamente aisladas e independientes.

Los LED de entrada tienen una resistencia en serie de 10Kohms y pueden ser accionados directamente por cualquier voltaje de 5-24V. Máximo drenaje de 2.4ma cuando se acciona con 24V.

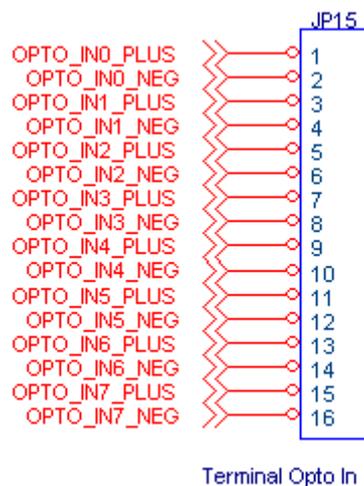
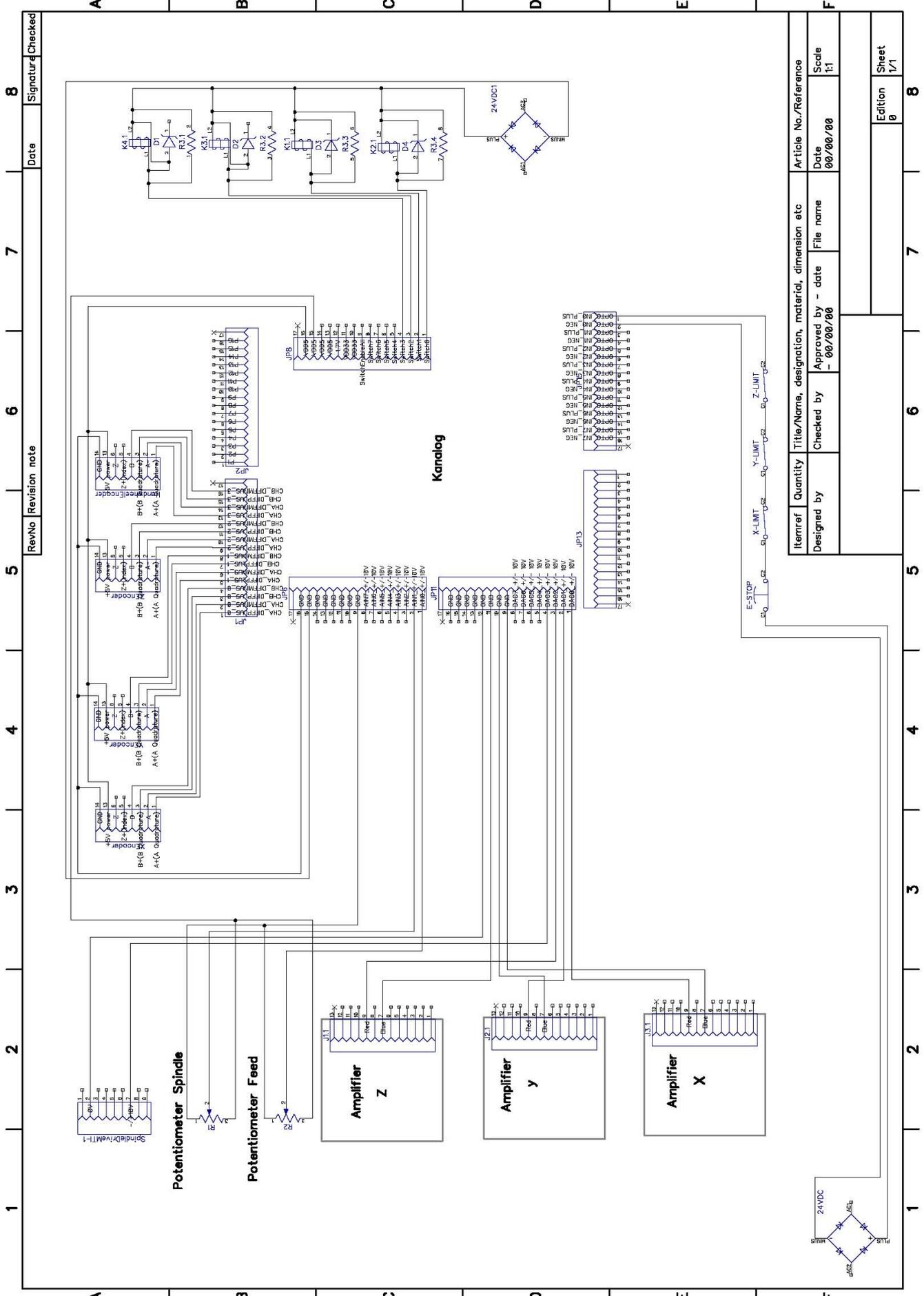


FIG. 11.



1	2	3	4	5	6	7	8	
RevNo	Revision note						Date	Signature/Checked

Itemref	Quantity	Title/Name, designation, material, dimension etc	Article No./Reference
Designed by	Checked by	Approved by - date	Date
		- 00/00/00	00/00/00
		File name	Scale
			1:1
Edition			Sheet
0			1/1

A	B	C	D	E	F
---	---	---	---	---	---